

3. Fiete R. D. // Optical Engineering, 1999. V. 38. № 7. P. 1229.

4. Удод В. А. // Автометрия. 2002. № 4. С. 66.

5. Тришенков М. А. Фотоприемные устройства и ПЗС. — М.: Радио и связь, 1992.

Статья поступила в редакцию 10 октября 2004 г.

The estimated value of minimum noise equivalent temperature difference and the effective value of the instantaneous field of view of the thermal imaging devices

V. A. Ovsyannikov, V. L. Philippov
State Institute of Applied Optics, Kazan, Russia

The lower-range value of the noise equivalent temperature difference ΔT_0 , and the specified effective value of the instantaneous field of view are given for the non-scanning thermal imaging devices, which use the photon cooled or thermal uncooled focal plane arrays, acting in the background limited mo.

УДК 621.383

Перспективная система обработки сигналов многоэлементного фотоприемного устройства ИК-диапазона на основе сигнальных контроллеров серии "Мультикор"

В. Н. Соляков, А. С. Медведев, С. И. Жегалов, М. П. Хомутова
ФГУП «Научно-производственное объединение "Орион"» — государственный научный центр Российской Федерации, Москва, Россия

Ю. Н. Александров, Я. Я. Петричкович, Т. В. Солохина, А. В. Глушков, А. А. Крымов
ГУП «НПЦ "ЭЛВИС"», Москва (Зеленоград), Россия

Рассмотрена система обработки сигналов многоэлементных фотоприемных устройств (МФПУ) ИК-диапазона — многорядных линеек и матричных устройств, которая представляет собой канал МФПУ—АЦП—ввод—цифровая обработка—ЦАП ТВ, со скоростью обработки (в пересчете на входной поток) до 128 МВ/с. Средством обработки является цифровой сигнальный микроконтроллер "Мультикор", разработанный в ГУП «НПЦ "ЭЛВИС"», г. Зеленоград.

Назначение и основные характеристики системы

Система предназначена для ввода, обработки и отображения сигналов и предусматривает работу как с многорядными фотоприемными устройствами (линейками), так и с матричными, "смотрящими" приемниками. Все процедуры реализуются программно, в реальном масштабе времени.

Два контроллера МС-24 обеспечивают обработку с производительностью (в пересчете на входной поток) до 128 МВ/с. Такой поток соответствует фотоприемному устройству — линейке 4×288: при размере видеокadra 576×768 и представлении отсчетов (пикселей) 14 разрядами.

Суммарный пиковый вычислительный ресурс системы с рациональным распределением задач по процессорам (RISC-ядрам) и сопроцессорам-акселераторам (DSP-ядрам) обоих устройств

МС-24 и с конвейеризацией выполнения операций составляет 3200 Моп/с (млн операций в секунду) по 16-битным форматам, 7200 Моп/с — по 8-битным и 1200 MFLOP/с (операций с плавающей запятой в секунду).

В пересчете на элемент изображения при наиболее высокой входной нагрузке — линейка 4×288 — вычислительная обеспеченность составляет 250, 500 и 100 операций на пиксель, соответственно указанным форматам, что позволит выполнять обработку основных задач в реальном масштабе времени.

Система (рис. 1) включает три подсистемы: ввода, обработки и вывода.

в соответствии со структурой МФПУ и режимом работы сканера (число каналов АЦП — до 8; разрядность АЦП — 14; динамический диапазон — 90 дБ; совокупный входной поток — до 128 мВ/с). Необходимые задержки и сшивку отсчетов в кадр осуществляют устройство FPGA и входная обработка "Мультикор 1".

Обмен данными между FPGA и МС-24 идет по 64-разрядному каналу, что позволяет удовлетворить запросы ввода и последующей обработки.

Входной поток занимает до 3 % ресурсов DMA-обменов первого контроллера, остальные 70 % доступны для обслуживания обработки.

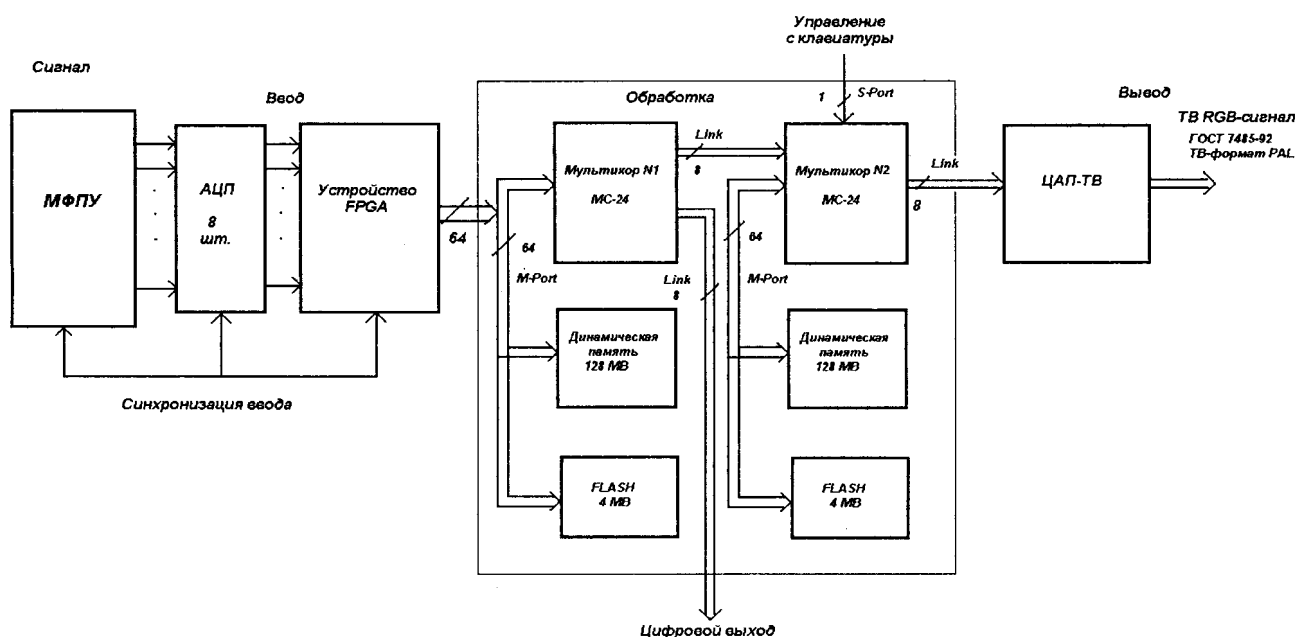


Рис. 1. Блок-схема системы (линейки: 4×288; 2×256; матричные устройства: 128×128; 256×256; 240×320)

Ввод данных

Ввод обеспечивается 8-канальным 14-разрядным АЦП с частотой оцифровки 8 МГц, устройством FPGA — программируемой логической матрицей, включающей управляющие регистры, логическую схему переформатирования данных и буфер данных типа FIFO размером 256 слов × 64 бита; системой синхронизации ввода с системой сканирования, системой переключения режимов ввода "данные/калибровка", а также средствами DMA-процессора контроллера МС-24.

В зависимости от объема входного потока могут использоваться 1, 2, 4 или 8 АЦП. Для матричных устройств 128×128, 256×256, 240×320 достаточно одного АЦП. Поток с ВЗН МФПУ требуют 4, 8 АЦП.

Синхронизация ввода предусматривает набор синхросигналов, обеспечивающих ввод в соот-

Обработка и вывод данных

Обработка (первичная и вторичная) распределена по обоим МС-24, включенным в двухпроцессорный конвейер по Link-магистрالي.

Первичная обработка (рис. 2) — компенсация неоднородности и дефектов элементов МФПУ — включает в себя:

- суммирование сигналов элементов (для линейек) — реализуются временная задержка и накопление сигналов для снижения шума;
- компенсацию разброса уровней и чувствительности элементов — выравниваются уровни постоянных составляющих и коэффициенты усиления элементов;
- замену сигналов дефектных элементов на сигналы с соседних — из ближайшей окрестности, исправных элементов.

Компенсация осуществляется на основе результатов калибровки.

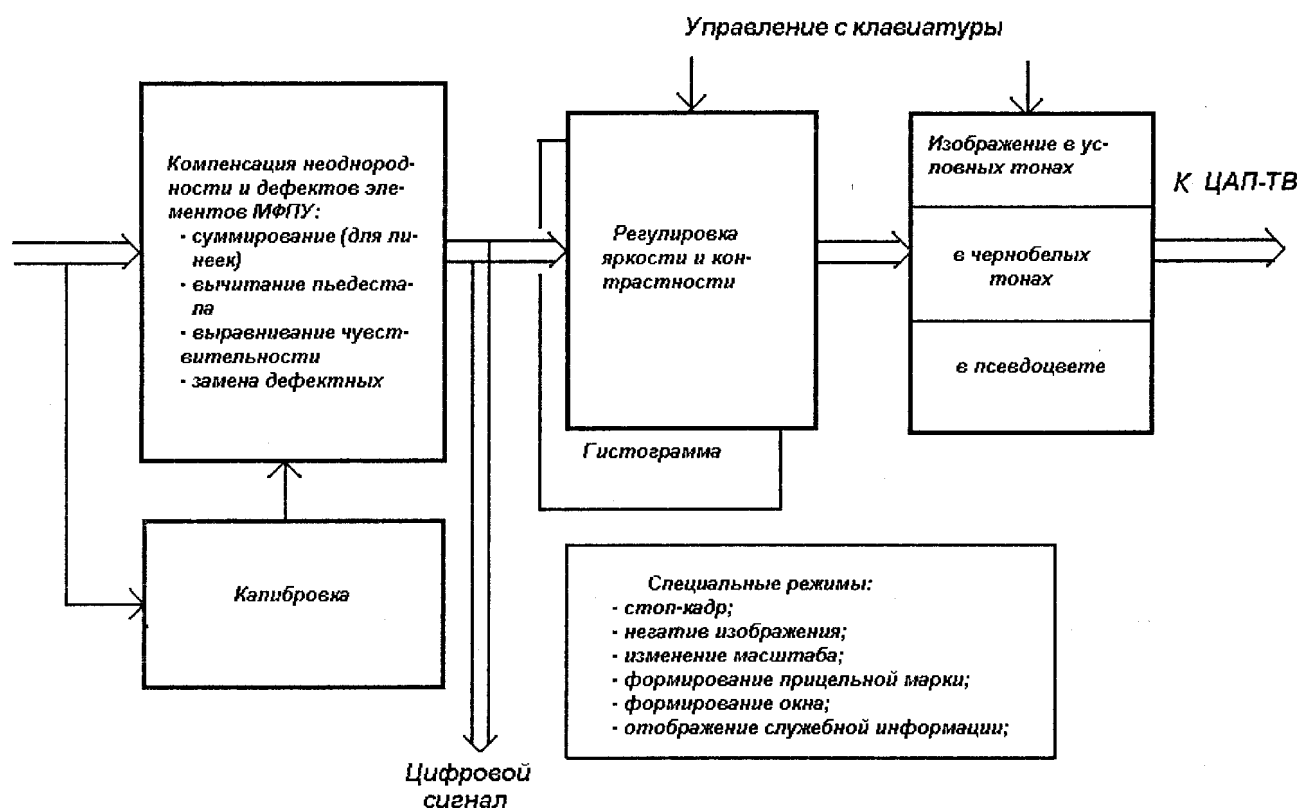


Рис. 2. Цифровая обработка (формат обрабатываемых изображений — до 576х768; скорость обработки — 25 кадров/с)

Калибровка линеек выполняется с помощью введения покадровых сигналов "холодной" — при движении сканера в одном направлении, и сигналов "горячей" калибровки — при движении в другом направлении.

Калибровка матриц происходит переключением в соответствующие режимы "холодной" и "горячей" калибровки с подачи на вход сигналов, соответственно, низкого и высокого уровня.

Вторичная обработка включает в себя: подготовку данных к визуализации — регулировку яркости и контрастности и пересчет в условные тона или псевдоцвета, а также специальные режимы: "стоп-кадр" — фиксация изображения или просмотр сохраненных кадров, формирование негатива изображения, изменение масштаба, формирование прицельной марки, "окна" по линии визирования, отображение служебной информации. Управление режимами производится через клавиатуру.

Для установления необходимых яркости и контрастности предусмотрены ручная регулировка с клавиатуры и автоматическая — с использованием гистограммы кадров изображения.

После регулировки кадр в черно-белых тонах поступает на ЦАП-ТВ. Для изменения условий просмотра предусмотрены режимы пересчета изображения в условные тона и псевдоцвета.

После обработки сигнал поступает на ЦАП-ТВ, где преобразуется в аналоговый вид, и производится вставка служебных ТВ-сигналов. Сигнал выдается по ГОСТ 7485—92 и в ТВ-формате

PAL. Предусмотрен также вывод цифрового сигнала по каналу Link с выхода первого MC-24 для передачи и использования в других обработках.

Средства обработки

Цифровую обработку выполняют программы, подготовленные на языках Ассемблер и СИ, и компилируемые, редактируемые и отлаживаемые средствами инструментального ПО "Мультикор". Разработка и отладка ведется в интегрированной среде "MCStudio", функционирующей под OS WIN/LINUX.

Запись, перезапись программ и контроль осуществляются через технологический стандартизованный JTAG-порт MC-24.

Основные форматы цифровой обработки: 16/8 бит, целый и дробный, с аппаратной поддержкой блочной плавающей точки, а также 32-битные целые и числа с плавающей точкой (IEEE-754). Широкий диапазон форматов позволяет осуществлять компромиссный выбор между точностью расчетов и производительностью — скоростью обработки входного потока данных.

Техническая основа обработки — контроллер MC-24 по общей классификации СБИС, разрабатываемых на платформе "Мультикор", относится к сигнальным контроллерам мини-

конфигурации с плавающей точкой. Он сочетает в себе лучшие качества двух классов приборов: микроконтроллеров и цифровых процессоров обработки сигналов, что особенно важно для микроминиатюрных встраиваемых применений, когда приходится решать в рамках ограниченных габаритов одновременно обе задачи: управление

и высокоточная обработка информации, включая сигналы и изображение.

Технические характеристики и вычислительный ресурс контроллера приведены в табл. 1 и 2, соответственно; в табл. 3 и 4 — сравнительные данные по производительности MC-24 и лучших зарубежных контроллеров.

Таблица 1

Основные технические характеристики сигнального микроконтроллера MC-24

Параметры		Значения параметров
Технология		Заказная КМОП СБИС 0,25 мкм/3,3 В (периферия)/2,5 В (ядра)
Тактовая частота, МГц		100 (встроенная программируемая PLL)
RISC-ядро		32-разрядный процессор типа MIPS32. Устройство управления памятью (MMU) на основе полностью ассоциативного буфера преобразования адресов (TLB). Поддержка ОС LINUX
DSP-ядро		Формат плавающей точки в стандарте IEEE-754. Набор форматов фиксированной точки (1, 2, 8, 16, 32, 64 бита). 2SIMD-архитектура. Аппаратные меры повышения точности и динамического диапазона: • блочная плавающая точка; • режим насыщения с ограничением сверху/снизу; • преобразование целых 32→16 с округлением; • преобразование плавающей точки в фиксированную (и обратно); • расширенная плавающая точка формата 32E16
Система инструкций		RISC-ядро – архитектурно-подобный MIPS32 процессор, включая аппаратно-поддержанное умножение и деление. DSP-ядро – оригинальное. RISC – подобная система инструкций
Производительность RISC-ядра, млн. операций/с		100
Пиковая производительность DSP-ядра, MFLOP/с (млн. операций/с)		600 (стандарт IEEE-754). (для других форматов данных и процедур — см. ниже)
Общий объем внутреннего ОЗУ данных и программ, Мбит		~2
В том числе, объем, Кбайт:		
внутреннего ОЗУ данных RISC-ядра		32
кэш-команд RISC-ядра		16
внутреннего ОЗУ данных DSP-ядра		176
внутреннего ОЗУ программ DSP-ядра		16
DMA:		
число каналов		10
специальные режимы синхронизации: двухмерная и разрядно-инверсная		
Адресные генераторы, количество:		
генераторов		9
адресных регистров		9
индексных регистров		10
модульных регистров		9
Количество универсальных программируемых регистров:		
16-разрядных		32
32-разрядных		16
Максимальное число адресуемых регистров в инструкции		7
Разрядность программируемых таймеров		32
Порт JTAG IEEE 1149.1, встроенные средства тестирования и отладки программ		
Режимы энергосбережения		Программируемые с выходом по внешним прерываниям
Рассеиваемая мощность, мВт, не более		1200 (10 при программном отключении тактовой частоты)
Порты	UART 16550	
	байтные	4 (совместимые с SHARC ADSP21160, ADI)
	последовательные	2 (совместимые с SHARC ADSP21160, ADI)
	памяти	• 64-битный порт данных + 32-битный порт адреса • встроенный контроллер управления статической памятью типа SRAM, FLASH, а также синхронной памятью типа SDRAM • программное задание циклов ожидания • четыре внешних прерывания • четыре внешних запроса DMA
Корпус		272-выводной корпус типа PQFP272 (планируются также металлокерамические корпуса)

Вычислительные ресурсы MC-24

Таблица 2

Характеристика	Значения параметров
Форматы обрабатываемых данных: целочисленные (аппаратно) плавающая точка IEEE-754 (аппаратно) плавающая точка расширенного формата (аппаратно – программно)	1/8/16/32 24E8 32E16
Пиковая производительность (число арифметических операций за 1 такт) для: 1b целочисленного формата данных 8b целочисленного формата данных 16b целочисленного формата данных 32b целочисленного формата данных 32b формата данных с плавающей точкой (IEEE-754)	128 36 16 9 6
Производительность по MAC-операциям (умножение с накоплением) за 1 такт для: MAC 1x1+32, целочисленный 1b формат данных MAC (8+j8)x(8+j8)+(32+j32), комплексный целочисленный 8b формат данных MAC 16x16+32, целочисленный 16b формат данных MAC 32x32+64, целочисленный 32b формат данных MAC 32x32+32, формат 32b данных с плавающей точкой (IEEE-754)	64 4 4 2 2
Время выполнения операции сложения с плавающей точкой формата 32E16, тактов: с нормализацией результата без нормализации результата	2,5 1,5
Время выполнения операции вычитания с плавающей точкой формата 32E16, тактов: с округлением без округления без нормализации результата без округления и нормализации	3 2,5 2 1,5
Время выполнения операции сложения и вычитания одной пары операндов с плавающей точкой расширенного формата 32E16, тактов: с округлением без округления без нормализации результата без округления и нормализации	4,5 4 2,5 2
Время выполнения операции умножения с плавающей точкой формата 32E16, тактов: с нормализацией результата без нормализации результата	2 1
Нерекурсивная фильтрация, целочисленный формат 16x16+32: производительность, число тактов на отвод скалярная задержка	0,25 1
Нерекурсивная фильтрация, целочисленный формат 32x32+64: производительность, число тактов на отвод скалярная задержка	0,5 1
Нерекурсивная фильтрация, целочисленный комплексный формат (8+j8)x(8+j8)+(32+j32): производительность, число тактов на отвод скалярная задержка	0,25 1
Нерекурсивная фильтрация, целочисленный комплексный формат (16+j16)x(16+j16)+(32+j32): производительность, число тактов на отвод скалярная задержка	1 2
Нерекурсивная фильтрация, целочисленный комплексный формат (32+j32)x(32+j32)+(64+j64): производительность, число тактов на отвод скалярная задержка	2 4
Нерекурсивная фильтрация, комплексный формат плавающей точки (32+j32)x(32+j32)+(32+j32): производительность, число тактов на отвод скалярная задержка	2 4
БПФ-1024, комплексный формат данных и коэффициентов (16+j16), блочная плавающая точка, тактов	5800
БПФ-1024, комплексный формат плавающей точки, стандарт IEEE-754, тактов	10500
БПФ-256, комплексный формат данных и коэффициентов (16+j16), блочная плавающая точка, тактов	1200
БПФ-256, комплексный формат плавающей точки, стандарт IEEE-754, тактов	2150
Декодер Витерби, на одну метрику пути, 16b формат, тактов	0,5
БП Уолша–Адамара-1024, комплексное, формат (16+j16), блочная плавающая точка, тактов	600
Деление (y/x) в формате плавающей точки стандарта IEEE-754, тактов	5
Квадратный корень в формате стандарта IEEE-754, тактов	6

Таблица 3

Сравнительные характеристики МС-24 ("ЭЛВИС") (32-разр. формат плавающей точки IEEE-754) (оценки даны в мкс/процедура)

Процедура обработки	ЭЛВИС	TI		ADI
	МС-24, 100 МГц	С6701, 166 МГц	С6416, 600 МГц	TS201, 600 МГц
КИХ-фильтр с 35 отводами по 1024 отсчетам, одновременно со вводом/выводом:	195	393		
целый формат 16×16+32	100		25,7	
целый формат 8×8+32	50			
БПФ-1024, комплексный, одновременно с вводом/выводом	103	160		16,8
блочная плавающая точка (16+j16)	52		11	7,75

Таблица 4

Сравнительные характеристики сигнальных процессоров (МС-24) "ЭЛВИС" и "Analog Device"

Параметры	МС-24, 100 МГц, 0,25-мкм/2,5 В	ADSP- 21160N, 95 МГц, 0,18-мкм/1,8 В	TigerSHARC, TS201, 600 МГц, 0,13-мкм/1,2 В
Пиковая производительность, MFLOP/с (млн. операций/с)	600	570	3600
FFT-1024, комплексное, формат плавающей точки IEEE-754, мкс	105	97	16,77
FFT-256, комплексное, формат плавающей точки IEEE-754, мкс	21,5		
FFT-256, комплексное, формат (16+j16), блочная плавающая точка, мкс	12		
Свертка (MAC-процедура), формат IEEE-754, МММАС/с	200	190	
КИХ-фильтр (на отвод), IEEE-754, нс	5	5,2	0,83
КИХ-фильтр, комплексные данные/коэффициенты, IEEE-754 (на отвод), нс	0	5,2	3,33
БИХ-фильтр (на биквадратное звено), нс	20	21	2,33
Матричное умножение:			
[3x3] × [3x1], нс	45	47	
[4x4] × [4x1], нс	80	83	
[8x8] × [8x8], мкс	2,8		
Деление, IEEE-754, нс	50	31	
Квадратный корень, IEEE-754, нс	60	47	
Витерби декодер (на 1 метрику пути) 16b формат, нс	5		
БПУ-256 (Уолш-Адамар), комплексное, формат (16+j16), блочная плавающая точка, мкс	6		

Статья поступила в редакцию 10 октября 2004 г.

Perspective LWIR TDI FPA signal processing system based on digital signal controllers of the "Multicore" series

V. N. Solyakov, A. S. Medvedev, S. I. Zhegalov, M. P. Khomutova
ORION Research-and-Production Association, Moscow, Russia

Yu. N. Alexandrov, Ya. Ya. Petrichkovich, T. V. Solokhina,
A. V. Glushkov, A. A. Krimov
"ELVIS" R&D Center of Microelectronics, Moscow (Zelenograd), Russia

The results of perspective system designing for LWIR TDI FPA digital signals processing are presented. The system realizes time delay, accumulation and processing of the signals. The whole processing is carried out on digital signal controllers of "Multicore" series developed by "ELVIS", R&D Center of Microelectronics (Zelenograd, Russia).