

УДК 621.3.049.77

Методы редактирования топологии БИС считывания*В.М. Акимов, Л.А. Васильева, С.С. Демидов, Е.А. Климанов*

При разработке и изготовлении новой БИС иногда возникает необходимость редактирования схемы или топологии кристалла с целью улучшения его параметров. Рассмотрены методы коррекции топологии кристаллов, используемые для устранения ошибок при разработке и проектировании БИС. Представлены достоинства и недостатки методов коррекции.

РАС: 85.60.-q

Ключевые слова: разработка, проектирование, редактирование, коррекция, схема, топология, переключки, дефект.

Введение

Полный цикл создания БИС включает в себя этапы проектирования схемотехники и топологии кристалла, формирования маршрута изготовления, разработки комплекта фотошаблонов, проведения технологических операций по изготовлению БИС, контроль параметров и анализ результатов измерений.

Одной из основных задач, возникающих при разработке новой БИС, является проектирование схемотехники и топологии кристалла. Крупные компании используют полноценные пакеты программ для автоматического проектирования топологии БИС, гарантирующие почти 100%-безошибочность выполнения проекта при неизменности технологии изготовления БИС. Однако такое программное обеспечение оказывается в ряде случаев слишком дорогим, требуется его постоянная корректировка под конкретное производство и затраты на него могут впоследствии не окупиться. Поэтому большинство менее крупных фирм используют более дешевые программы, выбирая их по соотношению цена/качество. Иногда при этом страдает качество выполнения проекта, так как ошибки, допущенные при проектировании принципиальной схемы и топологии обнаруживаются только после изготовления БИС. При обнаружении ошибки необходимо менять проект, разрабатывать вторую версию топологии и/или схемы, заново создавая комплект фотошаблонов и повторять весь технологический цикл.

Акимов Владимир Михайлович, главный специалист.
Васильева Лариса Александровна, ведущий инженер-конструктор.
Демидов Станислав Стефанович, старший научный сотрудник.
Климанов Евгений Алексеевич, главный научный сотрудник¹, профессор².
¹ОАО "НПО "Орион".
Россия, 111123, Москва, шоссе Энтузиастов, 46/2.
E-mail: orion@orion-ir.ru
²МИРЭА (Технический университет).
Россия, 119454, Москва, пр-т Вернадского, 78.

Статья поступила в редакцию 10 марта 2014 г.

© Акимов В.М., Васильева Л.А., Демидов С.С., Климанов Е.А., 2014

Цель данной работы состоит в сокращении времени разработки топологии кристаллов БИС путем использования электрического макетирования схемы на изготовленном кристалле, когда в нем оперативно исключаются прежние и формируются новые связи между элементами или узлами схемы путем коррекции топологии кристалла. Макетирование схемы продолжается до тех пор, пока не будет получена схема, в которой устранен обнаруженный дефект.

После получения положительных результатов анализа работы схемы производится выработка рекомендаций по изменению топологии и/или схемы кристалла для исключения дефектов во второй версии топологии, что позволяет значительно сократить время разработки новых БИС.

На основе полученных данных производится проектирование новой топологии кристалла БИС.

В статье представлены методы оперативной коррекции топологии кремниевых БИС считывания информации с фотодиодных матриц, работающих в диапазоне от комнатных до криогенных температур [1–3].

Методы редактирования

Несмотря на применение современных методов проектирования, в т.ч. моделирование схемы с экстракцией параметров, верификации топологии и др., а также использование качественной технологии, новые кристаллы могут быть неработоспособны или измеренные параметры их могут отличаться от ожидаемых значений. Причинами этого могут быть как неучтенные при разработке схемы задержки сигнала, паразитные связи, перекрестные помехи, несоответствие характеристик материалов заявленным и т.д., так и ошибки при проектировании топологии. В таком случае ставится вопрос об исправлении дефекта топологии и/или схемы кристалла БИС. Одним из ключевых моментов при этом является определение причины возникновения дефекта, места его локализации и способа исправления.

Для этого требуется проведение комплекса работ по исследованию кристалла БИС на аналитической зондовой

установке с набором необходимой контрольно-измерительной аппаратуры, использование ИК-диагностики или методов наведенного тока и потенциального контраста в растровом электронном микроскопе [4–6]. При этом контактирование зондов к контрольным площадкам или шинам кристалла осуществляется через окна в диэлектрике, полученные любым известным способом.

После выявления места локализации дефекта и его коррекции производится проектирование новой версии топологии схемы, изготовление нового комплекта фотошаблонов с последующим проведением полного цикла технологических операций.

Наиболее эффективным путем коррекции топологии и/или схемы кристалла БИС является оперативное электрическое макетирование схемы, когда в кристалле исключаются прежние и создаются новые связи между элементами или узлами схемы с помощью временно создаваемых проводящих перемычек. После проведения операций по редактированию топологии проводится контроль параметров измененной схемы кристалла. Если параметры новой схемы соответствуют ожидаемым, то выдается техническое задание на проектирование топологии кристалла, если не соответствуют, то производится дальнейшее макетирование схемы до получения положительного результата. На основе полученных данных производится проектирование новой топологии кристалла БИС.

Один из известных методов редактирования топологии состоит в применении технологии «Фокусированных ионных пучков» (FIB), например, с использованием установки FIB Quanta 3D или ей подобной [7, 8]. Тонкая ионно-лучевая технология препарирования и реконструкции элементов ИС позволяет реализовать такие технологические операции как локальное удаление материала ионным фрезерованием или селективным ионно-стимулированным травлением с применением реагентов XeF_2 и I_2 , локальное ионно- или электронно-стимулированное осаждение диэлектриков (SiO_2) и проводников (Pt, W) для изоляции и создания проводящих элементов ИС. Рассмотренный метод редактирования топологии является универсальным, т.е. с его помощью можно производить редактирование практически всех слоев БИС. Однако этот способ редактирования дефектов имеет ограниченное применение в связи с высокой стоимостью установок, использующих технологию FIB, и с необходимостью наличия высококвалифицированных специалистов. В связи с высокой разрешающей способностью этот метод целесообразно использовать для коррекции топологии СБИС высокой степени интеграции.

В работе представлен альтернативный метод редактирования топологии при минимизации затрат на проведение операции. Сущность метода состоит в создании проводящих перемычек с помощью индиевых шунтов.

Технологические операции по изготовлению индиевых перемычек производятся в следующей последовательности:

- формирование окон в диэлектрике к редактируемым шинам металлизации любым известным способом (механическим снятием или локальным травлением);
- нанесение специальным электродом слоя индия на окна и будущую трассу перемычки;

- предварительное формирование индиевой перемычки; при этом слой индия прижимается специальным электродом, например, иглой с плоским основанием, к металлизированной шине для возникновения холодной сварки между металлом шины и слоем индия;

- окончательное формирование рисунка индиевой перемычки как по ширине, в соответствии с рисунком металлизации, так и по высоте;

- контроль сопротивления индиевой перемычки.

С целью уменьшения контактного сопротивления металл дорожки%слой индия производится электрическая формовка полученного контакта путем пропускания через него электрического тока во время деформации слоя индия или после создания контакта.

Индий широко используется при создании микроконтактов для проведения гибридизации методом «перевернутого кристалла» при создании фотоприемных устройств ИК-диапазона [9–13]. По своей структуре индиевые микроконтакты и перемычки идентичны. Первые обычно создаются с помощью вакуумного напыления, вторые – путем переноса и механического давления в месте контакта. В обоих случаях создается хороший механический и электрический контакт индия к нижележащему металлу.

Использование индия для редактирования топологии определяется его свойствами. Индий самый пластичный металл в широком диапазоне температур, а именно, от комнатной до гелиевых температур. Его твердость по шкале Мооса чуть больше 1 (мягче только тальк). Индий в 20 раз мягче чистого золота, а его сопротивление растяжению в 6 раз меньше, чем у свинца. На воздухе при комнатной температуре он устойчив, при нагревании – окисляется.

Температура плавления индия составляет 156,78 °С. Именно она, в основном, и определяет токовый предел использования индиевой перемычки. Коэффициент линейного расширения индия – $33 \cdot 10^{-6} \text{ K}^{-1}$ при 20 °С, у алюминия – $24,56 \cdot 10^{-6} \text{ K}^{-1}$ в интервале 20–200 °С; удельное сопротивление индия – 0,0837 мкОм·м при 0 °С, алюминия – 0,02655 мкОм·м при 20 °С, молибдена – 0,052 мкОм·м также при 20 °С. Т.е. по основным эксплуатационным параметрам индий близок к металлам шин, что позволяет создавать надежный электрический, механический и тепловой контакт индий–металл в широком температурном диапазоне.

Наряду с простотой осуществления редактирования топологии данный метод имеет существенное ограничение, а именно, при наличии нескольких слоев металлизации легко редактируется лишь верхний проводящий слой, где обычно наиболее высокая плотность межсоединений на кристалле. При необходимости корректировки топологии межсоединений в нижерасположенных слоях необходимо использование глубокого локального травления диэлектрика.

Данный метод применим для коррекции топологии БИС, гибридных тонко- и толсто пленочных микросхем, а также совмещенных ГИС.

При применении рассмотренного метода редактирования топологии БИС не требуется использования сложного технологического оборудования. Достаточно иметь в наличии аналитическую зондовую установку, набор специальных электродов (зондов) и небольшой

объем расходного материала – металлического индия. Работу по редактированию топологии выполняет один сотрудник, специалист по электротондовым измерениям. Обычно редактирование одного элемента топологии занимает несколько минут.

Рассмотренные способы оперативного редактирования топологии могут быть использованы также и для восстановления целостности металлизированных шин, создания новых межсоединений и контактных площадок.

В настоящее время проведен комплекс испытаний индиевых перемычек, изготовленных предлагаемым способом, включая механические нагрузки, многократное термоциклирование от комнатной до азотных температур и исследование временной стабильности.

Электрическое сопротивление контакта металлизированный проводник–слой индия составляет обычно единицы – десятки Ом в зависимости от площади контакта. Индиевая перемычка пропускает ток в нескольких сот миллиампер, что вполне достаточно для большинства случаев. В качестве проводящего материала для контакта со слоем индия успешно использовались металлы: алюминий, молибден, ванадий и полупроводниковые материалы: поликремний и легированный кремний.

Заключение

Представлены методы оперативного редактирования топологии БИС на основе применения технологий «Фокусированных ионных пучков» (FIB) и проводящих индиевых перемычек. Рассмотренные методы редактирования топологии позволяют провести быстрое электрическое макетирование схемы с последующим контролем параметров БИС. При положительных результатах контроля выдается конкретное задание на проектирование новой схемы и топологии кристалла, исключая при этом проведение пробного технологического маршрута. Использование методов оперативной коррекции топологии позволяет значительно сократить время разработки новых БИС.

Описана последовательность технологических операций для создания индиевых перемычек, проведен комплекс испытаний перемычек, показавший их надежность при работе в диапазоне от комнатной до азотной температур. Отмечена возможность использования индиевых перемычек для устранения обрывов металлизированных шин, создания проводников и контактных площадок для измерения тестовых структур.

Литература

1. А.М. Филачев, И.И. Таубкин, М.А. Трищенко. Твердотельная фотоэлектроника. М.: Физматкнига, 2008.
2. Акимов В.М., Болтарь К.О., Бурлаков И.Д. и др. // Прикладная физика. 2006. № 2. С. 50.
3. Акимов В.М., Климанов Е.А., Лисейкин В.П. и др. // Прикладная физика. 2003. № 2. С. 80.
4. David Perrin, Wayland Seifert // Solid State Technology, 1994. No. 10.
5. Акимов В.М., Дремова Н.Н., Якунин С.Н. / XX Международная научно-техническая конференция по фотоэлектронике и приборам ночного видения. Москва, 27-30 мая 2008 г. Тезисы докладов, С. 157.
6. Акимов В.М., Васильева Л.А., Климанов Е.А., Лисейкин В.П. // Успехи прикладной физики. 2013. Т. 1. № 3. С. 316.
7. Eugene Delenia, Bryan Tracy, Homi Fatemi. // EE-Evaluation Engineering. 1995. No. 10.
8. Акимов В.М., Дремова Н.Н., Якунин С.Н. // Прикладная физика. 2008. № 2. С. 94.
9. Акимов В.М., Васильева Л.А., Коган Н.Б. и др. // Прикладная физика. 2008. № 1. С. 71.
10. Лисейкин В.П. Микертумянц А.Р. Еремчук А.И. и др. / Труды 22 Международной научно-технической конференция по фотоэлектронике и приборам ночного видения. Москва, 22-25 мая 2012 г. С. 314.
11. Акимов В.М., Климанов Е.А., Лисейкин В.П. и др. // Прикладная физика. 2010. № 4. С. 99.
12. Болтарь К.О., Корнеева М.Д., Мезин Ю.С., Седнев М.В. // Прикладная физика. 2011. № 1. С. 96.
13. Дирочка А.И. Климанов Е.А. Мезин Ю.С., и др. // Успехи прикладной физики. 2013. Т. 1. № 1. С. 65.

LSI topology editing techniques

V. M. Akimov, L. A. Vasilieva, S. S. Demidov, and E. A. Klimanov

Orion R&P Association
46/2 Entuziastov shosse, Moscow, 111123, Russia
E-mail: orion@orion-ir.ru

Received March 10, 2014

At manufacture of the new LSI, it is sometimes necessary a correction of the circuit topology or crystal to improve its parameters. Methods of correction topology crystals have been used for troubleshooting at developing and designing LSI. The advantages and disadvantages of methods for correction are discussed.

PACS: 85.60.-q

Keywords: development, design, editing, correction, scheme, topology, bonding, defect.

References

1. A. M. Filachev, I. I. Taubkin, and M. A. Trishenkov, *Solid-State Photoelectronics* (Fizmatkniga, Moscow, 2008) [in Russian].
2. V. M. Akimov, K. O. Boltar, I. D. Burlakov, et al., *Prikladnaya Fizika*, No. 2, 50 (2006).
3. V. M. Akimov, E. A. Klimanov, V. P. Liseikin, et al., *Prikladnaya Fizika*, No. 2, 80 (2003).
4. David Perrin and Wayland Seifert, *Solid State Technology*, No. 10, (1994).
5. V. M. Akimov, N. N. Dremova, and S. N. Yakunin, in *Proceedings of XX International Conference on Photoelectronics* (NPO Orion, Moscow, May 27-30, 2008), p. 157.
6. V. M. Akimov, L. A. Vasil'eva, E. A. Klimanov, et al., *Uspekhi Prikladnoi Fiziki* **1**, 316 (2013).
7. Eugene Delenia, Bryan Tracy, Homi Fatemi, *EE-Evaluation Engineering*, No. 10, (1995).
8. V. M. Akimov, N. N. Dremova, and S. N. Yakunin, *Prikladnaya Fizika*, No. 2, 94 (2008).
9. V. M. Akimov, L. A. Vasil'eva, N. B. Kogan, et al., *Prikladnaya Fizika*, No. 1, 71 (2008).
10. V. P. Liseikin, A. R. Mikertumyants, A. I. Eremchuk, et al., in *Proceedings of XXII International Conference on Photoelectronics* (NPO Orion, Moscow, May 22-25, 2012), p. 314.
11. V. M. Akimov, E. A. Klimanov, V. P. Liseikin, et al., *Prikladnaya Fizika*, No. 4, 99 (2010).
12. K. O. Boltar, M. D. Korneeva, Yu. S. Mezin, et al., *Prikladnaya Fizika*, No. 1, 96 (2011).
13. A. I. Dirochka, E. A. Klimanov, Yu. S. Mezin, et al., *Uspekhi Prikladnoi Fiziki* **1**, 65 (2013).